

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-341354
 (43)Date of publication of application : 27.11.2002

(51)Int.CI.

G02F 1/1339

G02F 1/1335

(21)Application number : 2001-146644

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 16.05.2001

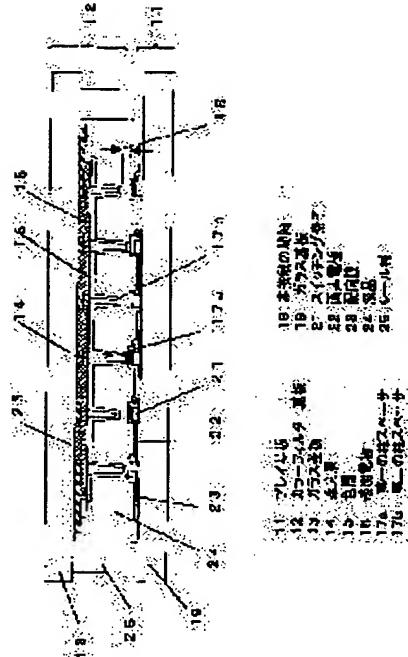
(72)Inventor : YAMAMOTO YOSHINORI
 MATSUKAWA HIDEKI
 INOUE KOJI
 SUMIDA SHIROU

(54) LIQUID CRYSTAL DISPLAY ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To generate no low-temperature air bubble defect and to prevent display unevenness from being caused during a manufacturing process and by a load placed from outside.

SOLUTION: A liquid crystal display element has liquid crystal 24 sandwiched between two opposite substrates 11 and 12 having a seal material 25 at their periphery. In a shading part of at least one substrate 12, first column spacers 17a which come into contact with the opposite substrate 11 to prescribe a specific substrate interval are formed, second column spacers 17b are formed separately from the first column spacer 17a, and a gap of $\leq 0.2 \mu\text{m}$ is formed between the peak part of the second column spacer 17b and the opposite substrate 11. Consequently, the substrate interval can be maintained which forms no low-temperature air bubble irrelevantly to the number of the first column spacers 17a and the second spacers 17b hold the substrate interval in addition to the first spacers 17a, so display unevenness caused by variation in the substrate interval is not generated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-341354

(P2002-341354A)

(43)公開日 平成14年11月27日(2002.11.27)

(51)Int.Cl.⁷

G 0 2 F 1/1339
1/1335

識別記号

5 0 0

F I

G 0 2 F 1/1339
1/1335

テマコード(参考)

5 0 0 2 H 0 8 9
2 H 0 9 1

審査請求 未請求 請求項の数2 O L (全 6 頁)

(21)出願番号 特願2001-146644(P2001-146644)

(22)出願日 平成13年5月16日(2001.5.16)

(71)出願人 000005821

松下電器産業株式会社
大阪府門真市大字門真1006番地

(72)発明者 山本 義則

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 松川 秀樹

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100076174

弁理士 宮井 喜夫

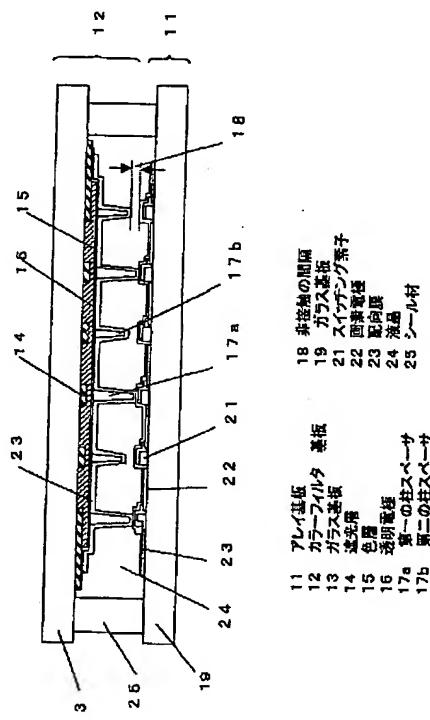
最終頁に続く

(54)【発明の名称】 液晶表示素子

(57)【要約】

【課題】 低温気泡不良が発生せず、製造プロセス中や外部から加わる負荷によって表示むらの発生を防止する。

【解決手段】 シール材25を周囲に配置した対向する2枚の基板11, 12間に液晶24を挟持した液晶表示素子であって、少なくとも一方の基板12上の遮光部分に、対向する基板11に接触し所定の基板間隔を規定する第一の柱スペーサ17aを形成し、かつ、第一の柱スペーサ17aとは別に第二の柱スペーサ17bを形成するとともに、第二の柱スペーサ17bの頂部と対向する基板11との間に0.2μm以下の隙間を形成した。これにより、第一の柱スペーサ17aの本数により低温気泡の発生しない基板間隔を保持することができ、また第一のスペーサ17aに加えて第二のスペーサ17bが基板間隔を保持するため、基板間隔の変動による表示むらが発生しない。



【特許請求の範囲】

【請求項1】 シール材を周囲に配置した対向する2枚の基板間に液晶を挟持した液晶表示素子であって、少なくとも一方の基板上の遮光部分に、対向する基板に接触し所定の基板間隔を規定する第一の柱スペーサを形成し、かつ、前記第一の柱スペーサとは別に第二の柱スペーサを形成するとともに、前記第二の柱スペーサの頂部と対向する基板との間に0.2μm以下の隙間を形成したことを特徴とする液晶表示素子。

【請求項2】 一方の基板に第一の柱スペーサと第二の柱スペーサを同一材料かつ同一高さで形成し、一方の基板と対向する基板の前記第一の柱スペーサに相対する領域に、基板構成材料の少なくとも一層によって生ずる段差部を形成し、この段差部と前記第一の柱スペーサが接触した請求項1記載の液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、液晶表示素子に関する。

【0002】

【従来の技術】 従来、液晶表示素子は種々の表示装置に用いられ、ポケットTV、ワープロ、ノート型パソコン等の需要が拡大している。

【0003】 従来一般的な液晶表示素子は、2枚の透明電極基板間に液晶を挟持し、当面電極間に電圧を印加し、印加電圧に応じて液晶分子の配向状態を変化させることによって光の透過率を制御している。

【0004】 液晶表示素子の一般的な製造方法は、基板上に形成したポリイミド等の配向層表面を樹脂纖維布を用いて擦るラビング法によって液晶の配向方位が決められた基板に液晶を保持するためのシール材料を塗布し、基板間の厚みを制御するビーズ材料を分散する。そして、ラビング処理を行った対向基板をシール材料を塗布した基板と貼り合わせ、シール材料を硬化させる。そして真空注入法によって基板間に液晶材料を挟持し、そして、液晶表示素子にはその表示モードや用途に応じてパネル表裏面に偏光板が貼り付けられ液晶表示素子が完成する。

【0005】 図3に示す従来の液晶表示素子の一例においては、以下のような課題がある。

【0006】 まず、基板11と基板12間の基板間隔精度がその表示品位を決める。すなわち、液晶表示素子に基板間隔の不均一が存在する場合、液晶層24の厚みに面内ばらつきが生じる。

【0007】 次に、基板11と基板12間に挟まれたビーズ26のうち、表示領域27に分散されたビーズ26により液晶配向乱れが発生し光抜けが生じ、ざらつき等の表示品位の低下を生じる。

【0008】 また、上記のような、パネルを形成する場合、ビーズ26を基板上に分散させるには、乾式または

湿式など的方式により一方の基板上にビーズ26の散布が行なわれるが、このビーズ散布を行なう際、ビーズ26の凝集・偏在や異物の混入のため、液晶表示素子に点欠陥や表示むらが生じ、製造工程での歩留りを悪くする。

【0009】 そこで、以上のような課題を解決するために、従来のビーズの分散方式による基板間隔の制御ではなく、図4に示す様に一方の基板11, 12上に予め柱スペーサ17を形成する方式が提案されている。この方式によれば、ビーズ散布によって生ずる液晶層24の厚みむらやざらつきといった表示品位の低下をなくすことが出来る。図3および図4において、13はガラス基板、14は遮光層、15は色層、16は透明電極、19はガラス基板、21はスイッチング素子、22は画素電極、23は配向膜、25はシール材である。

【0010】

【発明が解決しようとする課題】 しかしながら、このような柱スペーサにて基板間を規定する液晶表示素子では柱スペーサを必要以上に数多く配置すると、2枚の電極間隔を弾力が小さくなるため、液晶表示素子を低温に曝すと、液晶の体積収縮に基板間隔が追従せず、低温気泡不良が発生する。また、その反対に柱スペーサの密度を小さくすると、低温気泡発生のマージンは広がるが、押圧や変形といった等負荷が液晶表示素子に加わったり、液晶表示素子の製造工程によって柱スペーサに加わる負荷によって、柱スペーサの厚みが変化し易く、基板間隔に変化が生じるため表示むらが発生する。

【0011】 したがって、この発明の目的は、このような課題を解決するものであり、低温気泡不良が発生せず、製造プロセス中や外部から加わる負荷によって表示むらの発生を防止し信頼性および表示均一性に優れる液晶表示素子を提供することである。

【0012】

【課題を解決するための手段】 この目的を達成するためこの発明の請求項1記載の液晶表示素子は、シール材を周囲に配置した対向する2枚の基板間に液晶を挟持した液晶表示素子であって、少なくとも一方の基板上の遮光部分に、対向する基板に接触し所定の基板間隔を規定する第一の柱スペーサを形成し、かつ、前記第一の柱スペーサとは別に第二の柱スペーサを形成するとともに、前記第二の柱スペーサの頂部と対向する基板との間に0.2μm以下の隙間を形成した。

【0013】 このように、少なくとも一方の基板上の遮光部分に、対向する基板に接触し所定の基板間隔を規定する第一の柱スペーサを形成し、かつ、第一の柱スペーサとは別に第二の柱スペーサを形成するとともに、第二の柱スペーサの頂部と対向する基板との間に0.2μm以下の隙間を形成したので、第一の柱スペーサの本数により低温気泡の発生しない基板間隔を保持することができる。また、液晶表示素子に押圧負荷が加わった場合、

第一の柱スペーサに加えて第二の柱スペーサが基板間隔を保持するため、基板間隔の変動による表示むらが発生しない。

【0014】請求項2記載の液晶表示素子は、請求項1記載の液晶表示素子において、一方の基板に第一の柱スペーサと第二の柱スペーサを同一材料かつ同一高さで形成し、一方の基板と対向する基板の前記第一の柱スペーサに相対する領域に、基板構成材料の少なくとも一層によって生ずる段差部を形成し、この段差部と前記第一の柱スペーサが接触した。

【0015】このように、一方の基板に第一の柱スペーサと第二の柱スペーサを同一材料かつ同一高さで形成し、一方の基板と対向する基板の第一の柱スペーサに相対する領域に、基板構成材料の少なくとも一層によって生ずる段差部を形成し、この段差部と第一の柱スペーサが接触したので、請求項1と同様に低温気泡の発生なく、液晶表示素子への押圧負荷が加わっても表示むらの発生しない液晶表示素子が得られる。また、基板構成材料の形成時に段差部を形成できるので、工程数が増えることはない。

【0016】

【発明の実施の形態】この発明の第1の実施の形態を図1に基づいて説明する。図1はこの発明の第1の実施の形態の液晶表示素子の構造を示す断面図である。

【0017】図1に示すように、パネル構成基板としてアクティブ素子のTFT (Thin Film Transistor) を有するアレイ基板11と対向側としてカラーフィルタ基板12を用いた。これらの基板11, 12の表示部のサイズは例えば対角10インチである。カラーフィルタ基板11は、ガラス基板13の上に設けた遮光膜14、赤緑青の色層膜15、ならびに透明電極16と遮光層14上に規則的に形成した高さの異なる柱スペーサ17a, 17bから構成されている。第一の柱スペーサ17aは、対向するアレイ基板11と接触し基板間隔を決定している。そして、第二の柱スペーサ17bは、その頂部がアレイ基板11とは接触せずに0.2μm以下の非接触の間隔18で示される隙間を有するような高さとした。一方アレイ基板11は、ガラス基板19、その上に形成された信号線および走査線からなるスイッチング素子21および画素電極22とから構成されている。アレイ基板11およびカラーフィルタ基板12の相対向する面には、それぞれ配向膜23がそれぞれ形成されている。そして、基板11, 12間には液晶24が充填されており、その周辺部は、シール材25で固定されている。

【0018】図1に示した液晶表示素子の製造工程は、まず、カラーフィルタ基板12として、ガラス基板13上に遮光層を基板全面に形成した後、一般的なフォトリソ法により、所定パターン形状の遮光層14をパターニングした。遮光層膜としては、一般的に黒色樹脂または

金属膜が使われている。この実施の形態では、酸化クロム膜を用いた。次に、赤青緑の色層15をそれぞれ顔料レジスト塗布、露光、現像によって所定パターン形状に形成した。次に、基板上にメタルマスクをセットした状態でITOスパッタ装置により所望の透明電極16を形成した。次に、樹脂膜を塗布後、露光現像をすることにより第一の柱スペーサ17aを4.5μmとなるように形成した。そして最後に、同様な方法で第二の柱スペーサ17bを4.3μmとなるように形成した。第一の柱スペーサ層17aの高さは、液晶表示素子の基板間隔設計に応じて決定すればよいが、今回は、4.5μmの高さに設計し、第二の柱スペーサ17bを4.3μmとした。

【0019】上記のような膜構成の柱スペーサ付きカラーフィルタ基板11とスイッチング素子および電極を形成したアレイ基板12に配向膜材料を印刷し配向処理を行った後、封止材料として熱硬化型液晶表示素子用エポキシ接着剤を隔壁層を囲むように液晶注入口を有するようスクリーン印刷し、対向する電極基板と貼り合わせ、空の液晶素子を形成し、エポキシ接着剤を加熱硬化させた。この空の液晶表示素子に真空注入法によって液晶を注入し、注入口を光硬化型接着剤によって封止し、対向する2枚の基板間11, 12に液晶を挟持した液晶表示素子とした。

【0020】ここで、図4に示した従来の柱スペーサ方式のように全ての柱スペーサが液晶表示素子の基板間隔を決定する場合、低温(-20°C, 100h放置)状態では、液晶の体積収縮に基板間隔の変動が追従せず、液晶表示素子内に真空気泡が発生した。この気泡対策でスペーサの数を1/2に減らすことで低温での気泡発生は抑制できたが、基板間隔を決定するスペーサの減少によって、製造プロセスによる柱スペーサおよび完成した液晶表示素子に応力(2kg/cm²以上)が加わることによって、基板間隔の変動が発生し表示むらが発生した。

【0021】この実施の形態の液晶表示素子では、低温気泡の発生しない基板間隔を保持する第一の柱スペーサ17aの数で第二の柱スペーサ17bが液晶表示素子に負荷が加わった場合のみ、基板間隔を保持するために表示むらは発生しなかった。一般的な液晶表示素子は0.2μmの基板間隔の変動が表示むらになるため、第二の柱スペーサ17bの基板との間隔18は0.2μm以下が望ましい。

【0022】この発明の第2の実施の形態を図2に基づいて説明する。図2はこの発明の第2の実施の形態の液晶表示素子の構造を示す断面図である。

【0023】図2に示すように、第1の実施の形態と同様にパネル構成基板としてアレイ基板11とカラーフィルタ基板12が用いられる。また、一方の基板に第一の柱スペーサ17aと第二の柱スペーサ17bを同一材料

かつ同一高さで形成し、一方の基板と対向する基板の第一の柱スペーサ 17a に相対する領域に、基板構成材料の少なくとも一層によって生ずる段差部を形成し、この段差部と第一の柱スペーサ 17a が接触している。この場合、カラーフィルタ基板 12 に同一高さの柱スペーサ 17 を形成し、相対するアレイ基板 11において、アレイ基板 11 を構成する電極材料、配線材料および絶縁材料の積層層 28 を第一の柱スペーサ 17a と相対する位置にパターニング形成した。

【0024】図2に示した液晶表示素子の製造工程は、まず、カラーフィルタ基板12として、ガラス基板13上に遮光層を基板全面に形成した後、一般的なフォトリソ法により、所定パターン形状の遮光層14をパターニングした。遮光層膜としては、一般的に黒色樹脂または金属膜が使われている。この実施の形態では、酸化クロム膜を用いた。次に、赤青緑の色層15をそれぞれ顔料レジスト塗布、露光、現像によって所定パターン形状に形成した。次に、基板上にメタルマスクをセットした状態でITOスパッタ装置により所望の透明電極16を形成した。次に、樹脂膜を塗布後、露光現像をすることにより柱スペーサ17を $4.3\mu m$ となるように形成した。第一の柱スペーサ層17aの高さは、液晶表示素子の基板間隔設計に応じて決定すればよいが、今回は、 $4.3\mu m$ の高さに設計した。そして、アレイ基板11の形成に際しては、ガラス基板19上に、スイッチング素子21を、一般的な半導体薄膜成膜と、絶縁膜成膜とフォトリソ法によるエッチングとを繰り返すことにより形成する。この時、絶縁材料としてSiNxの積層層28を第一の柱スペーサ17aと相対する位置に $0.2\mu m$ の厚みでパターニング形成した。

【0025】上記のような柱スペーサ付きカラーフィルタ基板11とスイッチング素子および電極を形成したアレイ基板12に配向膜材料を印刷し配向処理を行った後、封止材料として熱硬化型液晶表示素子用エポキシ接着剤を隔壁層を囲むように液晶注入口を有するようにスクリーン印刷し、対向する電極基板と貼り合わせ、空の液晶素子を形成し、エポキシ接着剤を加熱硬化させた。この空の液晶表示素子に真空注入法によって液晶を注入し、注入口を光硬化型接着剤によって封止し、液晶表示素子とした。

【0026】この実施の形態にて完成した液晶表示素子においても第1の実施の形態と同様に、低温気泡の発生なく、液晶表示素子への押圧負荷が加わっても、表示むらの発生しない液晶表示素子が得られた。

【0027】なお、この実施の形態において、カラーフィルタ基板にスペーサを形成したが、アレイ基板に同様にスペーサを形成した場合も同様な結果が得られた。また、TN (Twisted Nematic) 型液晶表示素子やSTN (Super Twisted Nematic) 型液晶表示素子においても同様な結果が得られ

七

[0028]

【発明の効果】この発明の請求項1記載の液晶表示素子によれば、少なくとも一方の基板上の遮光部分に、対向する基板に接触し所定の基板間隔を規定する第一の柱スペーサを形成し、かつ、第一の柱スペーサとは別に第二の柱スペーサを形成するとともに、第二の柱スペーサの頂部と対向する基板との間に0.2μm以下の隙間を形成したので、第一の柱スペーサの本数により低温気泡の

10 発生しない基板間隔を保持することができる。また、液晶表示素子に押圧負荷が加わった場合、第一の柱スペーサに加えて第二の柱スペーサが基板間隔を保持するため、基板間隔の変動による表示むらが発生しない。

【0029】また、柱スペーサにより、従来のビーズでの液晶表示素子の課題であったビーズの凝集による点欠陥、ビーズによる光抜けによるコントラスト低下およびビーズの散布むらによるギャップむらが改善できる。

【0030】請求項2では、一方の基板に第一の柱スペーサと第二の柱スペーサを同一材料かつ同一高さで形成し、一方の基板と対向する基板の第一の柱スペーサに相対する領域に、基板構成材料の少なくとも一層によって生ずる段差部を形成し、この段差部と第一の柱スペーサが接触したので、請求項1と同様に低温気泡の発生なく、液晶表示素子への押圧負荷が加わっても表示むらの発生しない液晶表示素子が得られる。また、基板構成材料の形成時に段差部を形成できるので、工程数が増えることはない。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態の液晶表示装置の

30 断面図

【図2】この発明の第2の実施の形態の液晶表示装置の断面図

【図3】従来例の液晶表示装置の断面図

【図4】従来例の液晶表示装置の断面図

【符号の説明】

- 1 1 アレイ基板
- 1 2 カラーフィルタ基板
- 1 3 ガラス基板
- 1 4 遮光層
- 1 5 色層
- 1 6 透明電極
- 1 7 a 第一の柱スペーサ
- 1 7 b 第二の柱スペーサ
- 1 8 非接触の間隔
- 1 9 ガラス基板
- 2 1 スイッチング素子
- 2 2 画素電極
- 2 3 配向膜
- 2 4 液晶
- 2 5 シール材

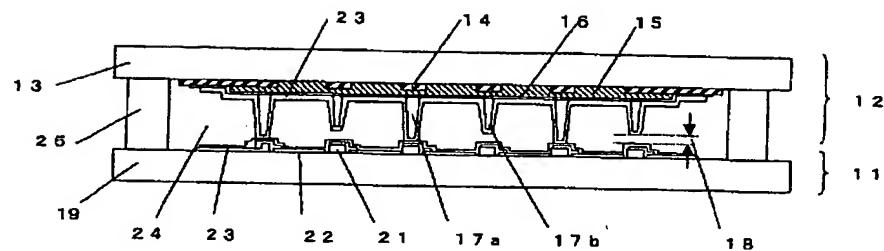
26 ピーズ

27 表示領域

* 28 アレイ基板構成材料による積層層

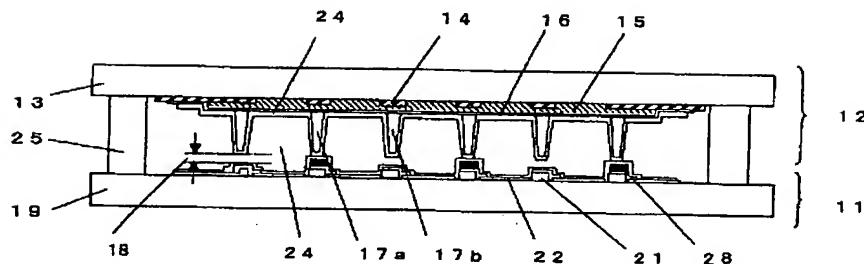
*

【図1】



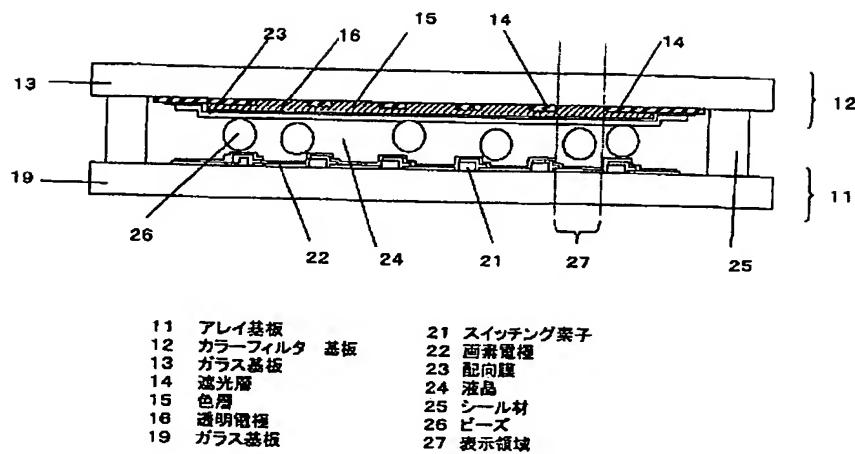
11 アレイ基板	18 非接触の間隔
12 カラーフィルタ 基板	19 ガラス基板
13 ガラス基板	21 スイッチング素子
14 遮光層	22 回素電極
15 色層	23 配向膜
16 透明電極	24 液晶
17a 第一の柱スペーサ	25 シール材
17b 第二の柱スペーサ	

【図2】

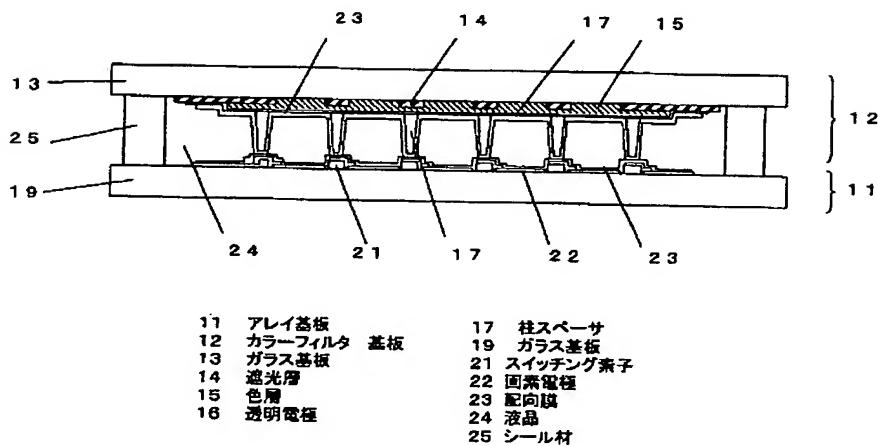


11 アレイ基板	18 非接触の間隔
12 カラーフィルタ 基板	19 ガラス基板
13 ガラス基板	21 スイッチング素子
14 遮光層	22 回素電極
15 色層	23 配向膜
16 透明電極	24 液晶
17a 第一の柱スペーサ	25 シール材
17b 第二の柱スペーサ	28 アレイ基板構成材料による積層層

【図3】



【図4】



フロントページの続き

(72)発明者 井上 浩治
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 炭田 礼朗
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

ドターム(参考) 2H089 LA09 NA14 NA37 QA14 TA12
TA13
2H091 FA02Y FA34Y GA08 GA17
LA16 LA20